

Japanese Kokai Patent Application No. Sho 62[1987]-220030

J1017 U.S. PTO  
10/077525  
02/15/02

---

Job No.: 1035-85636

Translated from Japanese by the Ralph McElroy Translation Company  
910 West Avenue, Austin, Texas 78701 USA

JAPANESE PATENT OFFICE  
PATENT JOURNAL (A)  
KOKAI PATENT APPLICATION NO. SHO 62[1987]-220030

11017 U.S. PRO  
10/077525  
02/15/02

Int. Cl.<sup>4</sup>: H 03 M 5/06  
H 04 L 25/49

Sequence Nos. for Office Use: 6832-5J  
K-7345-5K

Filing No.: Sho 61[1986]-62943

Filing Date: March 20, 1986

Publication Date: September 28, 1987

No. of Inventions: 1 (Total of 7 pages)

Examination Request: Filed

SIGNAL TRANSLATING EQUIPMENT

Inventors: Yuji Miyamoto  
Fujitsu Ltd.  
1015 Kami-Kodanaka  
Nakahara-ku, Kawasaki-shi

Masanori Arai  
Fujitsu Ltd.  
1015 Kami-Kodanaka  
Nakahara-ku, Kawasaki-shi

Takemi Kondo  
Fujitsu Ltd.  
1015 Kami-Kodanaka  
Nakahara-ku, Kawasaki-shi

Applicant: Fujitsu Ltd.  
1015 Kami-Kodanaka  
Nakahara-ku, Kawasaki-shi

Agent: Teiichi Iketa, patent attorney

[There are no amendments to this patent.]

## Claim

Signal translating equipment characterized as comprising a unipolar/bipolar converting circuit and a control circuit, whereby a clocking is input into the control circuit, said control circuit gives a control signal to the aforementioned unipolar/bipolar converting circuit only when the output corresponds to either "1" or "0" of the input, an NRZ unipolar on signal is input alternately into 2 input terminals provided at the unipolar/bipolar converting circuit via a switching circuit in synchronization with the clocking in the meantime, an RZ signal is output alternately in response to the NRZ signal input into the aforementioned 2 input terminals when the aforementioned control signal is added, and these 2 RZ signals are composed.

## Detailed explanation of the invention

### Outline

A clocking is input into a control circuit, a control signal is given to a unipolar/bipolar converting circuit only when the output corresponds to either "1" or "0" of said input, an NRZ unipolar on signal is input alternately into 2 input terminals of the unipolar/bipolar converting circuit via a switching circuit in the meantime, an RZ signal is output alternately time-wise only when the aforementioned control signal is added, and these 2 RZ signals are composed in order to reduce the power consumption and to obtain a clean output waveform.

### Industrial application field

The present invention pertains to an improvement of a bipolar output circuit to be utilized at an intra-office output part, such as a multiplexer, for digital transmission.

In the case of a coaxial transmission channel for digital data transmission, a signal based on bipolar coding using a positive value and a negative value alternately for signal "1" and using 0V for signal "0" is utilized because it has a large timing element for easy timing extraction at a receiver connected to a transmission channel and is advantageous for achieving BSI (Bit Sequence Independence: Transmission characteristics are not affected regardless of the arrangement of input codes).

On the other hand, in the case of a multiplexer, signals (for example, CML and TTL) based on unipolar coding with which signals "1" and "0" are expressed using different binary voltages are utilized for easy processing of various kinds.

The present invention pertains to a device on the transmitter side with which a unipolar [signal] is translated into a bipolar signal and sent out to the transmission channel.

In such case, it is desirable that the circuit that translates from unipolar to bipolar be subject to as little power consumption as possible, be compact in terms of circuit size, and be capable of generating a clean output waveform.

Prior art

Figure 4 is a block diagram showing the relationship between signal translating equipment of a conventional example and the circuit in the preceding stage.

Figure 5 is a circuit diagram of the signal translating equipment of the conventional example.

Figure 6 is a diagram for explaining the system of the signal translating equipment of the conventional example.

Circuit operations of the signal translating equipment will be explained below.

An NRZ unipolar signal is input into switching circuit 1 shown in Figure 4, and the switch is operated so that an on signal of the input signal is output alternately into 2 output terminals at switching circuit 1, so that a signal on the positive side and a signal on the negative side are output alternately time-wise at the output of the signal translating equipment.

Said NRZ output signal is input into NRZ-RZ translator 2, and a clocking is further input via clocking amplifier 4 in order to output a unipolar RZ signal. Said function of NRZ-RZ translator 2 is performed by gates (will be tentatively referred to as NAND/AND gates) 5 and 6 shown in Figure 5 capable of performing the functions of a NAND gate and an AND gate.

Here, the part referred to as NAND gate outputs "0" only when the 2 input signals are both "1," for example. In addition, the AND gate functions to output "1" only when the 2 input signals are both "1," for example. Said unipolar RZ signal is input into aforementioned NAND/AND gates 5 and 6 in signal translating equipment 3 alternately time-wise.

The NRZ signal input into input terminal a of aforementioned NAND/AND gate 5 and the clocking input into input terminal b of said gate 5 are translated into inverse RZ signals in order to increase the bipolar amplitudes of RZ and output. This is shown by the pulse waveform with detailed interior illustrated by horizontal lines in the time chart in Figure 6.

Said RZ and inverted RZ signal are input respectively into the bases of transistors 7 and 8 in current switching circuit 11.

Then, a current flows in transistor 7 when the signal input into the base of transistor 7 is "1," and a current flows in transistor 8 when the inverted input signal input into the base of transistor 8 is "0."

As a result, a current is flowing either in transistor 7 or 8 constantly.

When the collectors of aforementioned transistors 7 and 8 are connected respectively to both ends i and j on the primary side of transformer 11 grounded at the midpoint on the primary side, the current flows in opposite directions as an RZ signal or inverted RZ signal is input. Therefore, an output signal with a voltage amplitude nearly 2 times as high is output from the

secondary side of said transformer 11. This is shown by the pulse waveform with detailed interior illustrated by horizontal lines in the time chart in Figure 6.

On the other hand, to obtain a bipolar output signal in order to output positive and negative signals alternately from the secondary side of transformer 11, the RZ unipolar signal is input into NAND/AND gate 6 in current switching circuit 13 alternately with aforementioned NAND/AND gate 5 time-wise. Although the configuration of current switching circuit 13 is identical to said circuit 12, the connections of the collectors of the transistors to the primary side of transformer 11 are reversed.

That is, while the collector of transistor 7 of current switching circuit 12 is connected to point i of transformer 11, the collector of transistor 9 of current switching circuit 13 is connected to point j of said transformer 11.

Accordingly, although the operation of current switching circuit 13 is identical to the aforementioned operation, because the junctions of the transistors with transformer 11 are reversed around the junction at the center of transformer 11, an output with inverse polarity to that of the output of switching circuit 12 is obtained at the secondary side of transformer 11, so that an RZ bipolar signal is output.

This is shown by the pulse waveform with detailed interior illustrated by oblique lines in the time chart in Figure 6.

#### Problems to be solved by the invention

Because the NRZ-RZ translator, that is, NAND/AND gates, is used in a preceding stage, the aforementioned signal translating equipment has problems of jitter in said gate and jitter in output signal due to fluctuation of the NAND/AND gate characteristic, so that in many cases different waveforms are produced on the positive and the negative sides.

Furthermore, because current flows constantly in the current switching circuit constituting the signal translating equipment, there is a problem that the power consumption is too large.

#### Means to solve the problems

The aforementioned problems can be solved by the signal translating equipment of the present invention in which instead of using the NRZ-RZ translator of the conventional example, that is, NAND/AND gates, an NRZ unipolar signal is input directly into the signal translating equipment, and a clocking amplifier is incorporated as a control circuit into the aforementioned bipolar output circuit.

## Operation of the invention

In the present invention, the signal translating equipment comprises a current switching circuit which translates an NRZ unipolar signal into a bipolar signal and a current switching circuit which takes a clocking as an input, and the transistor emitter in the former current switching circuit is connected to the collector of the input transistor in the latter current switching circuit.

Then, a current flows into the former current switching circuit only when the input of the clocking into the latter current switching circuit is "1," so that a bipolar RZ-coded signal can be obtained at the output of said signal translating equipment.

## Application example

Figure 1 is a diagram showing the principles of the present invention.

Figure 2 is a circuit diagram of the signal translating equipment in an application example of the present invention.

Figure 3 is a diagram for explaining the system of the signal translating equipment of the present invention.

The same symbols indicate the same objects throughout the figures.

Differences in Figure 1 from the conventional example will be explained below.

That is, [the differences] lie in that a unipolar NRZ signal is input directly into the present signal translating equipment instead of using the NRZ-RZ translator of the conventional example, that is, NAND/AND gates, and further in that a clocking amplifier is built into the present signal translating equipment, and a bipolar signal is output only when the input into said clocking amplifier is "1" in order to reduce the power consumption as well as to obtain an output with a clean waveform by means of the clocking amplifier at the same time.

First, current switching circuit 21 into which the clocking is input will be explained.

The clocking is input into the base of transistor 17 of current switching circuit 21.

When voltage corresponding to clocking signal "1" is set to a fixed positive value, and voltage corresponding to "0" is set to a fixed negative value, because the voltage at the base of the another transistor 18 is 0 V in terms of AC, a current flows in transistor 17 when the input signal into the base of transistor 17 is "1," and current flows in transistor 18 when it is "0."

Then, a current flows in current switching circuit 20 connected to the collector of transistor 17 when the clocking signal is "1," serving as a power supply for the current in current switching circuit 20.

Next, current switching circuit 20 will be explained.

An NRZ unipolar signal is input alternately into the respective bases of transistors 14 and 15 constituting current switching circuit 20 via switching circuit 1 shown in Figure 1 in order to obtain a bipolar output signal.

A current flows in transistor 14 when the NRZ unipolar input signal into transistor 14 is "1," for example, and the current flows to point n of transformer 19 grounded by its midpoint and connected to the collector of said transistor.

This is shown by the pulse with detailed interior illustrated by horizontal lines in the time chart in Figure 3. Because a current flows to point n of aforementioned transformer 19 only when the clocking is "1," and a current flows to the collector of transistor 14, an RZ-coded signal can be obtained.

A current flows in the opposite directions on the primary side of transistor 19 as a signal is applied alternately to transistors 14 and 15, and a bipolar output signal is obtained at the secondary side of said transformer 19.

The current flows into one of the 2 transistors (14 or 15) of current switching circuit 20 only when the clocking is "1" in order to obtain an RZ bipolar output signal in synchronization with the clocking in the aforementioned manner.

Furthermore, regarding transistor 16, current flows into one of the transistors (14 or 15) by fine noise when the input signals to the 2 transistors (14 or 15) of current switching circuit 20 are both "0" due to characteristics of the current switching circuit. As a result, the current flows into transformer 19 connected to the collectors of aforementioned 2 transistors 14 and 15 also when the input signal is "0," so that an incorrect signal is output.

In order to avoid this, an additional transistor 16 is added to the aforementioned circuit, and the potential of its base is set close to the mid-value of "1" and "0" of the input signal. Accordingly, current flows into the added transistor (16) even when the input signals to the bases of the aforementioned 2 transistors 14 and 15 are both "0," and the current flows also into the circuit coupled with the emitters of the aforementioned 3 transistors 14, 15, and 16, so that no current flows into transistors 14 nor 15 due to characteristics of the current switching circuit. Also, because the collector of transistor 16 is not connected to aforementioned transformer 19, no current flows into transformer 19.

#### Effect of the invention

As described above, in the case of signal translating equipment in accordance with the present invention, a unipolar NRZ signal is input alternately time-wise directly into 2 input terminals, and a clocking amplifier is incorporated into the aforementioned signal translating equipment and controlled in such a manner that a prescribed current flows into a unipolar/bipolar

translating circuit connected to the clocking amplifier only when the clocking input of the clocking amplifier is “1” in order to reduce power consumption.

Then, because the clocking amplifier is provided in the bipolar output circuit, a clean output waveform can be attained.

#### Brief description of the figures

Figure 1 is a diagram showing the principles of the present invention.

Figure 2 is a circuit diagram of the signal translating equipment in an application example of the present invention.

Figure 3 is a diagram for explaining the system of the signal translating equipment of the present invention.

Figure 4 is a block diagram showing the relationship between the signal translating equipment of the conventional example and the circuit in the preceding stage.

Figure 5 is a circuit diagram of the signal translating equipment of the conventional example.

Figure 6 is a diagram for explaining the system of the signal translating equipment of the conventional example.

In the figures, 1 indicates a switching circuit; 2 indicates an NRZ-RZ translator; 3 indicates signal translating equipment; 4 indicates a clocking amplifier; 14, 15, 16, 17, and 18 indicate a transistor; 12, 13, 20, and 21 indicate a current switching circuit; and 11 and 19 indicate a transformer.

//insert//

Figure 1. Diagram for explaining the principles of the present invention

Key:	a	NRZ unipolar signal
	b	Clocking
	c	NRZ positive-side signal
	d	NRZ negative-side signal
	e	Unipolar/bipolar translating circuit
	f	RZ bipolar output signal
	1	Switching circuit



3     Signal translating equipment  
22    Control circuit

//insert//

Figure 2. Circuit diagram of the signal translating equipment in an application example of the present invention

Key: a     NRZ positive-side signal  
     b     NRZ negative-side signal  
     c     Clocking  
     14, 15, 16, 17, 18     Transistor  
     19     Transformer  
     20, 21     Current switching circuit

//insert//

Figure 3. Diagram for explaining the system of the signal translating equipment of the present invention

Key: a Original NRZ input signal  
b NRZ positive-side input signal at point k  
c NRZ negative-side input signal at point m  
d Clocking  
e Signal at point n  
f Signal at point p  
g RZ bipolar output waveform on the secondary side of transformer 19

//insert//

Figure 4. Block diagram showing the relationship between the signal translating equipment of the conventional example and the circuit in the preceding stage

Key: a NRZ unipolar signal  
b Clocking  
c NRZ positive-side signal  
d NRZ negative-side signal

- e RZ positive-side unipolar signal
- f RZ negative-side unipolar signal
- g RZ bipolar output signal
- 1 Switching circuit
- 2 NRZ-RZ translator
- 3 Signal translating equipment
- 4 Clocking amplifier

//insert//

Figure 5. Circuit diagram of the signal translating equipment of the conventional example

- Key:
- A Positive-side RZ signal
  - B NRZ signal
  - C Clocking
  - D Positive-side inverted RZ signal
  - E Negative-side RZ signal
  - F Negative-side inverted RZ signal
  - 5, 6 NAND/AND gate
  - 7 Transistor
  - 11 Transformer
  - 12, 13 Current switching circuit

//insert//

Figure 6. Diagram for explaining the system of the signal translating equipment of the conventional example

Key:	a	Original NRZ input signal
	b	NRZ input signal at point a
	c	NRZ input signal at point c
	d	Clocking input at points b and d
	e	Positive-side RZ input signal at point e
	f	Positive-side inverted RZ input signal at point f
	g	Negative-side inverted RZ input signal at point g
	h	Negative-side inverted RZ input signal at point h
	i	RZ bipolar output signal on the secondary side of transformer 11

## ⑫ 公開特許公報(A)

昭62-220030

⑬ Int. Cl.

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)9月28日

H 03 M 5/06  
H 04 L 25/496832-5J  
K-7345-5K

審査請求 有 発明の数 1 (全7頁)

⑮ 発明の名称 信号変換装置

⑯ 特 願 昭61-62943

⑰ 出 願 昭61(1986)3月20日

⑱ 発 明 者 宮 本 裕 司 川崎市中原区上小田中1015番地 富士通株式会社内  
⑱ 発 明 者 荒 井 雅 典 川崎市中原区上小田中1015番地 富士通株式会社内  
⑱ 発 明 者 遠 藤 竹 美 川崎市中原区上小田中1015番地 富士通株式会社内  
⑰ 出 願 人 富 士 通 株 式 会 社 川崎市中原区上小田中1015番地  
⑲ 代 理 人 弁 理 士 井 桁 貞 一

## 明 細 書

## 1. 発明の名称

信号変換装置

## 2. 特許請求の範囲

ユニポーラ・バイポーラ変換回路と、制御回路から成り、制御回路にクロックを入力し、該制御回路は、入力のある"1"、又は"0"のいずれかに対応する出力の時のみ、制御信号が上記ユニポーラ・バイポーラ変換回路に与えられ、一方、ユニポーラ・バイポーラ変換回路に設けた2つの入力端子に、NRZのユニポーラのオンの信号をスイッチ回路を介して、クロックの周期に対応して交互に入力し、上記制御信号が加わった時に、上記2つの入力端子に入力されるNRZ信号に対応して交互にRZの信号を出力し、これら2つのRZの信号を合成するようにした事の特徴とする信号変換装置。

## 3. 発明の詳細な説明

## (概要)

制御回路にクロックを入力し、同入力のある"1"、又は"0"のいずれかに対応する出力の時のみ、制御信号をユニポーラ・バイポーラ変換回路に与え、一方、ユニポーラ・バイポーラ変換回路の2つの入力端子に、NRZのユニポーラの信号をスイッチ回路を介して交互に入力し、かつ、上記制御信号が加わった時のみ、時間的に交互にRZの信号を出力し、これら2つのRZの信号を合成する事により、消費電力の低減と、きれいな出力波形を得るようにするものである。

## (産業上の利用分野)

本発明は、デジタル伝送における、例えば多重化装置等の局内の出力部に使用されるバイポーラ出力回路の改良に関するものである。

デジタルのデータ伝送においては、同軸伝送路では、伝送路に接続した受信装置において、タイミング成分が大きくタイミング抽出が容易な事、

及びBSI化(Bit Sequence Independent: どのような入力符号列に対しても、伝送特性が影響を受けない)に有利である等の理由から、信号“1”としてプラスの値と、マイナスの値を交互に使用し、信号“0”として0Vを使用するバイポーラ符号化による信号を用いている。

一方、多重化装置等の装置においては、各種の処理が容易な、信号“1”と“0”をそれぞれ異なる二値の電圧で表現するユニポーラ符号化による信号(例えばCML、TTL等)が用いられる。

本発明は、ユニポーラからバイポーラの信号に変換して、伝送路に送出する送信側の装置に関するものである。

この際、ユニポーラからバイポーラへの変換回路においては、出来るだけ消費電力が少なく、回路が小型で、出力波形もきれいなものである事が望ましい。

(従来の技術)

第4図は従来例の信号変換装置と、その前段の

入力信号のどちらも“1”の時だけ、“0”を出力する。又、ANDゲートは、例えば2個の入力信号のどちらも“1”の時だけ、“1”を出力する機能を有する。このユニポーラのRZ信号を信号変換装置3内の、上記NAND・ANDゲート5、及び6に時間的に交互に入力する。

上記NAND・ANDゲート5の入力端子aに入力したNRZの信号と、同ゲート5の入力端子bに入力したクロックは、ここでRZ、及び出力のバイポーラの振幅を大きくするために反転したRZの信号に変換される。これを、第6図に示すタイムチャートにおいて、横線で内部を細かく描いたパルス波形によって示している。

このRZ、及び反転したRZ信号を電流スイッチング回路11内のトランジスタ7、及び8のベースにそれぞれ入力する。

そして、トランジスタ7のベースの入力信号が“1”の時、トランジスタ7に電流が流れ、トランジスタ8のベースに入力した、反転した入力信号が“0”の時、トランジスタ8に電流が流れる。

回路との関係を示すブロック図である。

第5図は従来例の信号変換装置の回路図である。

第6図は従来例の信号変換装置の方式を説明する図である。

以下に、信号変換装置の回路の動作について説明する。

第4図に示すスイッチ回路1にNRZのユニポーラの信号を入力し、信号変換装置の出力においてプラス側の信号と、マイナス側の信号を時間的に交互に出力するように、スイッチ回路1において、2つの出力端子に入力信号のオンの信号が交互に出力するようにスイッチ動作させる。

このNRZの出力信号をNRZ-RZ変換器2に入力し、更にクロックをクロックアンプ4を介して入力する事により、ユニポーラのRZ信号が出力される。このNRZ-RZ変換器2の機能は、第5図に示すNANDゲートとANDゲートの機能を合わせ持つゲート(仮にNAND・ANDゲートと称する)5、及び6により行われる。

ここで、NANDゲートというのは、例えば2個の

その結果、トランジスタ7、及び8のどちらかには、常に電流が流れている事になる。

上記トランジスタ7、及び8のコレクタを、1次側の中点を接地したトランス11の1次側の両端i、及びjにそれぞれ接続する事により、入力したRZ信号と、反転したRZ信号とで交互に逆向きの電流が流れる事になる。したがって、同トランス11の2次側には、電圧振幅がほぼ2倍の出力信号が出力される。これを、第6図に示すタイムチャートにおいて、横線で内部を細かく描いたパルス波形により示している。

一方、トランス11の2次側で交互にプラスとマイナスの信号を出力するバイポーラの出力信号を得るために、電流スイッチング回路13内のNAND・ANDゲート6には、上述のNAND・ANDゲート5と時間的に交互にRZのユニポーラ信号を入力する。電流スイッチング回路13の構成は、同回路12と同じであるが、そのトランジスタのコレクタの、トランス11の1次側との接続が逆になっている。

即ち、電流スイッチング回路12のトランジスタ

7のコレクタは、トランス11のi点に接続しているが、電流スイッチング回路13のトランジスタ9のコレクタは、同トランス11のj点に接続している。

このため、電流スイッチング回路13の動作は、上記した動作と同様であるが、トランジスタのコレクタのトランス11への接続点が、トランス11の中央の接地点を中心にして互いに逆になっているため、トランス11の2次側には電流スイッチング回路12の出力とは極性が反転した出力が得られ、RZのバイポーラの信号が出力される。

これを、第6図に示すタイムチャートにおいて、細かく斜線で内部を描いたパルス波形により示している。

#### (発明が解決しようとする問題点)

しかしながら上述の信号変換装置によれば、その前段に、NRZ-RZ変換器、即ち、NAND・ANDゲートを使用するため、同ゲートにおいて、ジッタが生じたり、NAND・ANDゲートの特性のばら

つきによって、出力信号にジッタが生じたり、プラス側とマイナス側の出力波形が異なったりする場合が多いという問題点があった。

更に、信号変換装置を構成する電流スイッチング回路には、常に電流が流れているため、消費電力が大きすぎるという問題点があった。

#### (問題点を解決するための手段)

上記問題点は、従来例のNRZ-RZ変換器、即ち、NAND・ANDゲートを使用せず、代わりに、NRZのユニポーラの信号を直接信号変換装置に入力し、更にクロック・アンプを制御回路として上記のバイポーラ出力回路に入れた本発明の信号変換装置によって解決される。

#### (作用)

本発明によれば、信号変換装置が、NRZのユニポーラの信号をバイポーラの信号に変換する電流スイッチング回路と、クロックを入力する電流スイッチング回路から成る制御回路から成り、前

者の電流スイッチング回路内のトランジスタのエミッタと、後者の電流スイッチング回路内の入力トランジスタのコレクタを接続する。

そして、後者の電流スイッチング回路へのクロックの入力が“1”の時だけ、前者の電流スイッチング回路に電流が流れるようにする事により、該信号変換装置の出力には、バイポーラのRZ符号化された信号が得られる。

#### (実施例)

第1図は本発明の原理図である。

第2図は本発明の実施例の信号変換装置の回路図である。

第3図は本発明の信号変換装置の方式を説明する図である。

全図を通じて同一符号は同一対称物を示す。

第1図において従来例と異なる点を以下に説明する。

即ち、従来例のNRZ-RZ変換器、即ちNAND・ANDゲートを使用せず、代わりに直接ユニポー

ラのNRZ信号を本信号変換装置に入力する。更に、クロック・アンプを本信号変換装置内に入れて、同クロックアンプへの入力が“1”の時だけ、バイポーラの信号を出力する事により、消費電力の低減をはかり、同時にクロックアンプにより、きれいな出力波形を得るようにした点にある。

まずクロックを入力する電流スイッチング回路21について説明する。

電流スイッチング回路21を構成するトランジスタ17のベースに、クロックを入力する。クロックの“1”の信号に対応する電圧をプラスの一定値に、“0”に対応する電圧をマイナスの一定値に設定しておくと、もう一つのトランジスタ18のベースの電圧は、交流的には0Vのため、トランジスタ17のベースへの入力信号が“1”の時、トランジスタ17に電流が流れ、“0”の時、トランジスタ18に電流が流れる。

そして、クロックの信号が“1”の時、トランジスタ17のコレクタに接続した電流スイッチング回路20に電流が流れ、電流スイッチング回路20の

電流の供給源となる。

次に、電流スイッチング回路20について説明する。

バイポーラの出力信号を得るために、NRZのユニポーラの信号を電流スイッチング回路20を構成するトランジスタ14、及び15のベースに、第1図に示すスイッチ回路1を介して交互にそれぞれ入力する。

そして、例えばトランジスタ14へのNRZの入力信号が“1”の時、トランジスタ14に電流が流れ、そのトランジスタのコレクタに接続した、中点を接地したトランス19のn点に電流が流れる。

これを、第3図に示すタイムチャートに横線で細かく内部を描いたパルスにより示している。上記トランス19のn点には、クロックが“1”の時、かつ、トランジスタ14のコレクタに電流が流れる時だけ、電流が流れる事になるため、RZ符号化された信号となる。

トランジスタ14、及び15には交互に信号を加える事により、トランス19の1次側には逆方向の電

流が流れ、同トランス19の2次側には、バイポーラの出力信号が得られる。

このようにして、クロックが“1”の時だけ、電流スイッチング回路20の2個のトランジスタ14、15のどちらかのトランジスタに電流が流れ、クロックに同期したRZのバイポーラの出力信号が得られる。

尚、トランジスタ16は、電流スイッチング回路20内の2個のトランジスタ14、15への入力信号がともに“0”の時、電流スイッチング回路の性質から、微小な雑音などによって、どちらかのトランジスタ（14、又は15）に電流が流れ、その結果、上記2個のトランジスタ14、15のコレクタに接続したトランス19に、入力信号が“0”の時も電流が流れる事になり、正しくない信号を出力する。

これを避けるために、上記回路にもう1個トランジスタ16を付加して、そのベースの電位を入力信号の“1”と“0”のほぼ中間値に設定する。これにより、上記2個のトランジスタ14、及び15のベースへの入力信号がともに“0”の時も、付

加したトランジスタ16に電流が流れ、上記3個のトランジスタ14、15、16のエミッタを結合した回路にも電流が流れるために、電流スイッチング回路の性質からトランジスタ14、及び15には電流が流れず、又、トランジスタ16のコレクタは、上記トランス19に接続されていないため、トランス19には電流が流れない。

#### （発明の効果）

以上説明のように、本発明による信号変換装置においては、2個の入力端子に直接ユニポーラのNRZ信号を時間的に交互に入力し、かつ、クロックアンプを上記信号変換装置に入れ、クロックアンプのクロックの入力が“1”の時だけ、クロックアンプに接続したユニポーラ・バイポーラ変換回路に一定電流が流れるように制御する事により、消費電力の低減をはかる事が出来る。

そして、バイポーラ出力回路内にクロックアンプを使用しているため、きれいな出力波形が得られる。

#### 4. 図面の簡単な説明

第1図は本発明の原理図、

第2図は本発明の実施例の信号変換装置の回路図、

第3図は本発明の信号変換装置の方式を説明する図、

第4図は従来例の信号変換装置と、その前段の回路との関係を示す図、

第5図は従来例の信号変換装置の回路図、

第6図は従来例の信号変換装置の方式を説明する図である。

図において

1はスイッチ回路、2はNRZ-RZ変換器、

3は信号変換装置、4はクロックアンプ、

14、15、16、17、18はトランジスタ、

12、13、20、21は電流スイッチング回路、

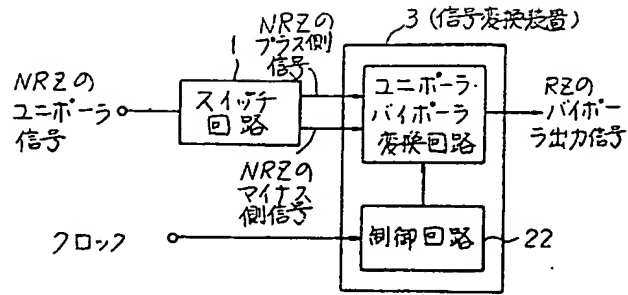
11、19はトランス

を示す。

代理人 弁理士 井桁貞一

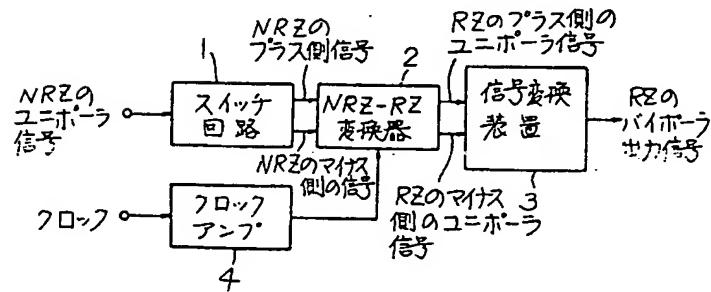






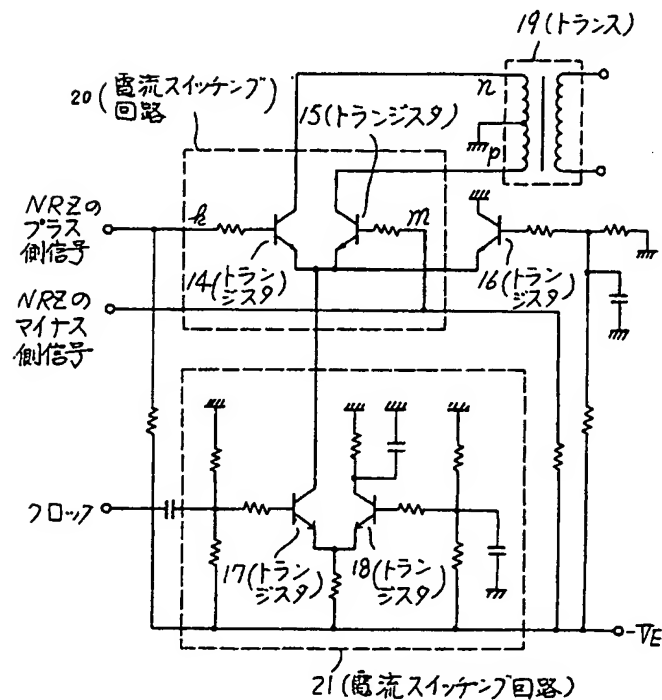
本発明の原理図

第 1 図



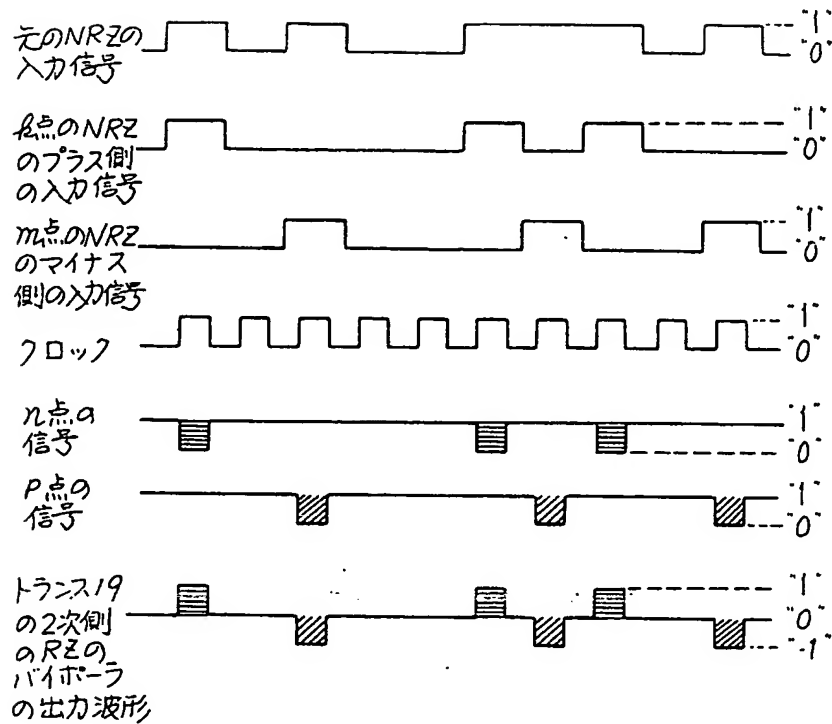
従来例の信号変換装置と、その前段の回路との関係を示す図

第 4 図



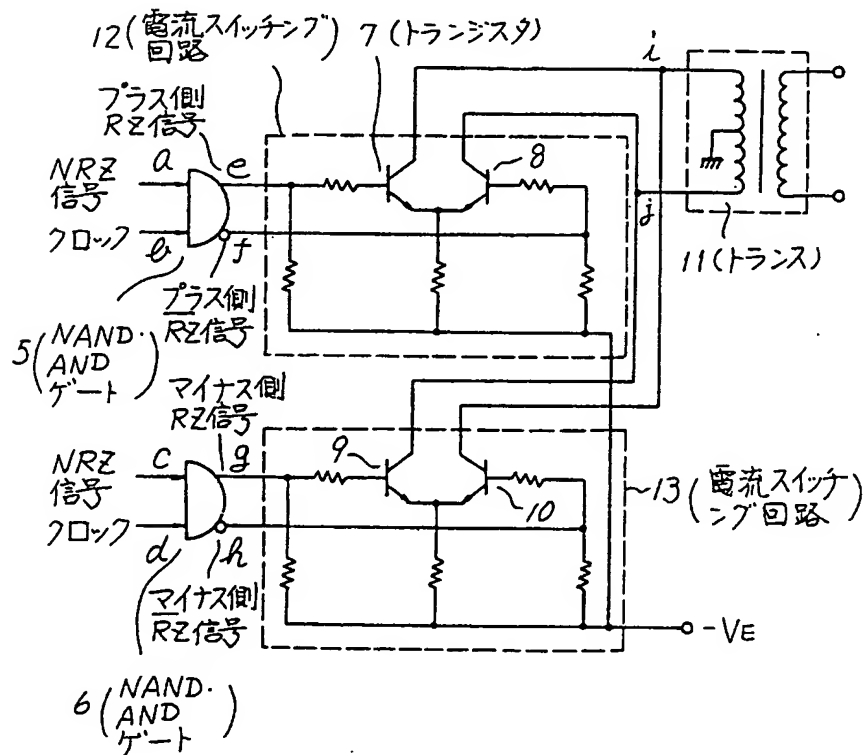
本発明の実施例の信号変換装置の回路図

第 2 図



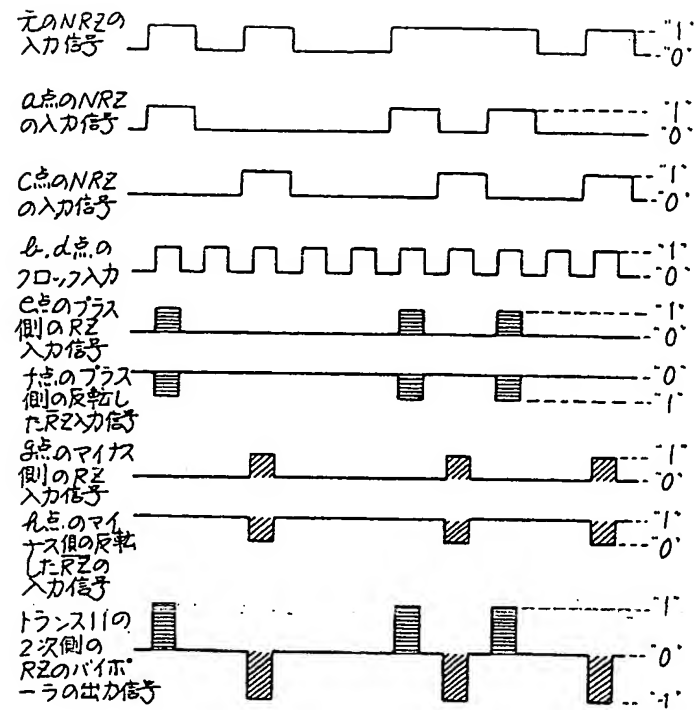
本発明の信号変換装置の方式と説明する図

第 3 図



従来例の信号変換装置の回路図

第 5 図



従来例の信号変換装置の方式を説明する図

第 6 図